

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problems Mailbox.**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-238936

(43) 公開日 平成11年(1999) 8月31日

(51) Int.Cl.<sup>8</sup>

H 0 1 S 3/18

識別記号

F I

H 0 1 S 3/18

審査請求 未請求 請求項の数 4 O L (全 6 頁)

(21) 出願番号 特願平10-37229

(22) 出願日 平成10年(1998) 2月19日

(71) 出願人 000005290

古河電気工業株式会社

東京都千代田区丸の内2丁目6番1号

(72) 発明者 森 肇

東京都千代田区丸の内2丁目6番1号 古

河電気工業株式会社内

(72) 発明者 岩瀬 正幸

東京都千代田区丸の内2丁目6番1号 古

河電気工業株式会社内

(72) 発明者 川端 光夫

東京都千代田区丸の内2丁目6番1号 古

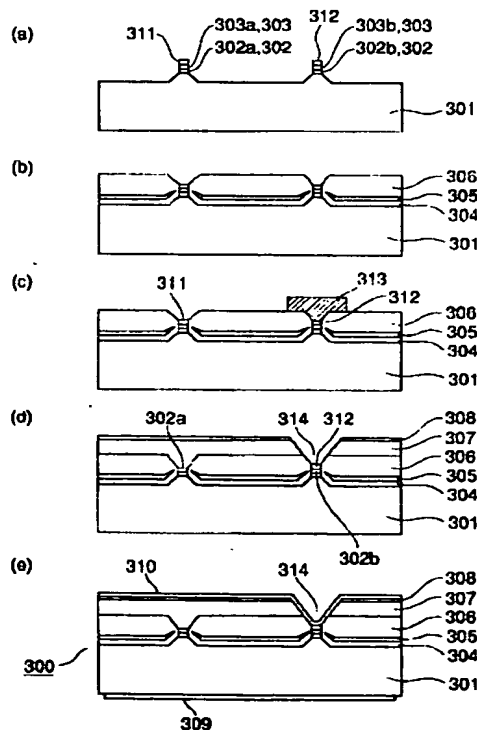
河電気工業株式会社内

(54) 【発明の名称】 半導体レーザ素子とその実装方法

(57) 【要約】

【課題】 パッシブアライメント方式で、実装基板上に精密に、かつ容易に位置決めすることができる半導体レーザ素子とその実装方法を提供する。

【解決手段】 ストライプ状の発光部302aと、前記発光部302aから所定の距離離れた位置に設けられ、前記発光部に平行なストライプ状のV溝314を有し、該V溝314を含む表面に金属膜310が形成されている半導体レーザ素子300を、ストライプ状の位置合わせ用マーカー604を有する実装基板600上に実装する方法であって、位置合わせ用マーカー604は、実装基板600表面のパターン化した金属膜603で囲まれたストライプ状部で、前記V溝314よりも広い幅を有し、前記半導体レーザ素子300のV溝314を有する面と、実装基板600上の位置合わせ用マーカー604を有する面を対向させ、実装基板600の裏面から実装基板600を透過する光を入射させ、半導体レーザ素子300のV溝314を有する面の反射光量の差を利用して、V溝314と位置合わせ用マーカー604を位置合わせする。



## 【特許請求の範囲】

【請求項1】 ストライプ状の発光部と、前記発光部から所定の距離離れた位置に設けられ、前記発光部に平行なストライプ状のV溝を有し、該V溝を含む表面に金属膜が形成されていることを特徴とする半導体レーザ素子。

【請求項2】 ストライプ状の発光部と、前記発光部から所定の距離離れた位置に設けられ、前記発光部に平行なストライプ状のV溝を有し、該V溝を含む表面に金属膜が形成されている半導体レーザ素子を、ストライプ状の位置合わせ用マーカを有する実装基板上に実装する半導体レーザ素子の実装方法であって、実装基板の位置合わせ用マーカは、実装基板表面のパターン化した金属膜で囲まれたストライプ状部で、前記V溝よりも広い幅を有し、前記半導体レーザ素子のV溝を有する面と、実装基板の裏面から実装基板を透過する光を入射させ、半導体レーザ素子のV溝を有する面の反射光量の差を利用して、V溝と位置合わせ用マーカを位置合わせすることを特徴とする半導体レーザ素子の実装方法。

【請求項3】 実装基板の位置合わせ用マーカは、実装基板表面のパターン化した金属膜で囲まれた前記ストライプ状部と、表面に前記金属膜が形成されたV溝からなることを特徴とする請求項2記載の半導体レーザ素子の実装方法。

【請求項4】 実装基板の位置合わせ用マーカは、実装基板表面のパターン化した金属膜で囲まれた前記ストライプ状部とV溝からなることを特徴とする請求項2記載の半導体レーザ素子の実装方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、非発光状態で精密に実装可能な半導体レーザ素子とその実装方法に関する。

## 【0002】

【従来の技術】半導体レーザ素子（以下、LDと称す）からの出射光を光導波路、例えば光ファイバと光学結合させる際に必要とされる位置合わせ精度は、光軸に直交する方向で $\pm 1 \mu\text{m}$ 程度である。この精度を確保するために、従来は図6に示すように、LD101を発光面101aが実装基板103面に垂直になるように実装基板103上に実装させた後に発振させ、光ファイバ102からの出力をモニタしながら、光ファイバ102の位置合わせを行い、所望の光出力の得られる位置で光ファイバ102を固定する方法（アクティブアライメント方式）がとられてきた。

【0003】ところで今後、光モジュールの需要が拡大することが予想されており、光モジュールの低コスト化及び大量生産化が要求されてきている。その際のLDの実装方式としては、LDを発振させずに精密位置合わせ

を行うパッシブアライメント方式が有効と考えられており、各方面でその開発が進められている。従来のパッシブアライメント方式としては、例えば図7に示すように、LD101の発光面101aを下向きにして、発光面101aと実装基板103の表面に加工したそれぞれのアライメントのためのマーカ104、105を、実装基板103及びLD101を形成する材質をともに透過する波長の光106を用いて観察し、LD101と実装基板103の位置合わせを行う方法が一般的である。実装基板103は加工性、コストの点から主にSiが多く用いられており、透過光として使用される光は波長 $1.1 \mu\text{m}$ 以上の赤外線である。

## 【0004】

【発明が解決しようとする課題】パッシブアライメント方式でLDを高精度で実装するためには、LD及び実装基板のアライメントのためのマーカがサブミクロンの位置精度で加工されていることが必要である。従来のLD上のマーカは、半導体基板上に積層された半導体層表面上にフォトリソを位置合わせして、発光部に対してマーカを形成すべき位置にフォトリソ膜を形成し、その上に電極パターンを形成した後、電極パターンのリフトオフによって、電極パターンが除かれた部分（フォトリソ膜の存在していたところ）をマーカとしたものであった。しかしながら、この方法ではフォトリソをLD表面に位置合わせする際の精度に限界があるため、マーカを発光部に対して精密に位置決めすることが困難であった。また、矩形のマーカを用い、LDの素子長に比してマーカ長が短い場合には、LDの光軸に対する実装基板の設定角度の精度が低下するという問題があった。

## 【0005】

【課題を解決するための手段】本発明は上記問題点を解決すべくなされたもので、請求項1記載の発明は、ストライプ状の発光部と、前記発光部から所定の距離離れた位置に設けられ、前記発光部に平行なストライプ状のV溝を有し、該V溝を含む表面に金属膜が形成されていることを特徴とするLDである。

【0006】また、請求項2記載の発明は、ストライプ状の発光部と、前記発光部から所定の距離離れた位置に設けられ、前記発光部に平行なストライプ状のV溝を有し、該V溝を含む表面に金属膜が形成されているLDを、ストライプ状の位置合わせ用マーカを有する実装基板上に実装するLDの実装方法であって、実装基板の位置合わせ用マーカは、実装基板表面のパターン化した金属膜で囲まれたストライプ状部で、前記V溝よりも広い幅を有し、前記LDのV溝を有する面と、実装基板の裏面から実装基板を透過する光を入射させ、LDのV溝を有する面の反射光量の差を利用して、V溝と位置合わせ用マーカを位置合わせすることを特徴とするものである。上述のように、本発明はLDのV溝を有す

## 3

る面の反射光量の差を利用するので、溝の形状は厳密にV字状である必要はなく、反射光量の差を生ずるような形状であればよい。

【0007】請求項1記載のLDの表面の金属膜に垂直に光を当てた場合、光はV溝部では側壁に斜めに当たり、LDの表面に垂直な方向への反射光量が他の部分よりも低下して、等価的に反射率が他の部分よりも低下する。従って、LD表面に明暗のコントラストがつき、V溝部分が相対的に暗くなるので、V溝の位置を認識することができる。なお、ストライプ状の発光部から所定の距離離れた位置に精度よく、前記発光部に平行なストライプ状のV溝が形成されたLDは、既出願の発明により実現可能である(特願平5-212337号参照)。即ち、活性層をストライプ状に形成して発光部を形成する際に、同時に所定の間隔で前記活性層をストライプ状に形成して非発光部となるストライプ状活性層を設け、非発光部となるストライプ状活性層部分以外を活性層よりも屈折率の低い半導体層で埋め込み、非発光部となるストライプ状活性層部分上部にストライプ状のV溝を設ける。

【0008】請求項2記載の発明は、請求項1記載のLDの上述の特徴を利用したものである。即ち、実装基板の裏面から実装基板を透過する光を入射させると、光は実装基板の位置合わせ用マーカの部分を透過して、LDの表面に入射し、そこで反射する。この反射光によりV溝と位置合わせ用マーカの相対的な位置関係を認識することにより、V溝と位置合わせ用マーカを位置合わせすることができる。従って、本発明によれば、パッシブアライメント方式で、LDを実装基板上に精密に、かつ容易に位置決めすることができる。なお、V溝をLDの光軸方向の素子長に対して十分な長さ、例えば素子の両端に達するように形成すると、LDの光軸に対する実装基板の設置角度の精度を向上させることができる。

## 【0009】

【発明の実施の形態】以下、図面に基づいて本発明の実施の形態を詳細に説明する。

(実施形態1)図1(a)～(e)は、本発明にかかるLD300の一実施形態の製作工程の説明図である。その工程は以下の通りである。即ち、

1) p-InP基板301上に、InGaAsP活性層302、n-InPクラッド層303を順次積層する。次いで、幅1.5μmのストライプ状の誘電体マスク311、312を所定の間隔(例えば100μm)で形成し、エッチングによりメサストライプ状に活性層302a、302b、n-InPクラッド層303a、303bを形成する(図1(a))。なお、誘電体マスク311、312はマスクングにより一度に精度良い間隔で形成することができる。

2) 次いで、誘電体マスク311、312を選択成長マスクとして、p-InP埋め込み層304、n-InP埋め込み層305、p-InP埋め込み層306を順次積層して、p/n/pの埋め込み層を形成する。この際、誘電体マ

## 4

スク311、312上には、埋め込み層は成長しない(図1(b))。

3) 誘電体マスク312を覆うようにレジストマスク313を形成する(図1(c))。

4) 次いで、レジストマスク313を利用して誘電体マスク311を除去した後、レジストマスク313を除去する。誘電体マスク312は残る。

5) 次いで、n-InPクラッド層307、n-InGaAsPキャップ層308を成長させる。そうすると、n-InPクラッド層307、n-InGaAsPキャップ層308は発光部となる活性層302aの上面には積層するが、活性層302bの上面には成長しない。従って、活性層302bの上面には、ストライプ状のV溝314が形成される(図1(d))。このV溝314をマーカーとして用いる。

6) 最後に、p電極およびn電極用の金属膜309、310(例えばCr、Ti、Pt、Ni、Au)をV溝314を含めた表面に形成する(図1(e))。

【0010】このようにして製作したLD300の表面に垂直に光を当てると、表面から垂直方向への反射光は、V溝314部分において他の部分よりも弱くなり、光学的にV溝314の位置を認識することができる。なお、金属膜310が厚くなると、V溝314の縁の形状がだれて、V溝314を光学的に認識する位置精度が低下する。それを防止するためには、V溝314上の金属膜310の厚さを周辺よりも薄くすることが好ましい。例えば、LDの表面全体に薄く数100Åの金属膜を形成し、次いでV溝314上を除いて厚い1μm程度の金属膜を形成する。

【0011】次に、実装基板について説明する。図2は実装基板600の側面図である。この実装基板600は、Si基板601上にフォトレジスト602で所望のパターニングを行い(図2(a))、電極用の金属膜603を蒸着した後、フォトレジスト602を除去し、所望の位置にストライプ状の幅20μmのマーカー604(Si基板601が部分的に露出した部分)を形成したものである(図2(b))。601aはSi基板601の表面に形成されている酸化膜(SiO<sub>2</sub>)である。なお、この実装基板600に光ファイバを位置決めするV溝を形成する場合には、マーカー604の中心を基準として所望の距離に切削加工で形成することができる。また、マスクでパターニングして、反応ガスとしてC<sub>2</sub>F<sub>6</sub>を用いたRIE等のドライエッチング、或いはフッ酸によるウェットエッチングにより、光ファイバ位置決め用のV溝を形成する領域の酸化膜601aを除去し、その後水酸化カリウム水溶液に浸すと、酸化膜601aが除去された部分のみが異方性エッチングされ、斜面の角度が54.7°のV溝を形成することができる。

【0012】次に、上記LD300及び実装基板600の位置合わせ方法について、図3(a)、(b)に従って説明する。その方法は以下の通りである。即ち、

1) 先ず、LD300を発光面を下にした状態で保持具70

1で保持し、平面移動するX・Yステージ702上に載置された実装基板600の上へコントローラー705で移動させる。次に保持具701を下降してLD300表面と実装基板600表面の距離が20 $\mu$ m程度になるまで近づける。この距離は、50倍程度の倍率で観察した場合に実装基板600とLD300の両方にピントを合わせることができ、かつ、LD300と実装基板600が接触するのを避けることのできる距離である。なお、本実施形態では、LD300の大きさは幅250x長さ300x高さ80 $\mu$ mである。また、LD300のマーカであるストライプ状のV溝314は、幅10 $\mu$ m、深さ7 $\mu$ mであり、発光部となる活性層302aから100 $\mu$ m離れた位置に形成されている。実装基板600側のマーカ604は、幅20 $\mu$ mの金属の抜きパターンである。

【0013】2)次いで、実装基板600の下側から赤外線顕微鏡703で観察すると、以下のような画像が観察される。赤外線は実装基板600上に形成したマーカ604部分を透過し、LD300の表面の金属膜310で反射されて戻ってくる。赤外線顕微鏡703で得られる像は、図3(b)に示すように、実装基板600の金属膜603の反射像603a、LD300のV溝314の反射像314aおよびV溝314周辺の金属膜310の反射像310aからなる。これらの反射像603a、314aおよび310aには明暗のコントラストがあり、反射像314aは、反射像310aよりも暗くなっている。ここで、赤外線顕微鏡703で得られる反射像603a、314aおよび310aを画像処理装置704に入力して、画像の照度の変化から(例えば照度の空間微分値を算出して)反射像314aおよび310aの両端の位置を検出する。そして、反射像314a、310aの幅の中心点のずれ量が最小になるようにコントローラー705でX・Yステージ702を平面移動して、LD300と実装基板600の位置合わせを行う。この際、LD300の光軸方向の両端で中心線のずれ量が最小になるように、 $\theta$ ステージ706を回転させて角度を調整する。

【0014】3)次いで、保持具701を下降させてLD300に所望の過重をかけ、ヒーター707で加熱して実装基板600の金属膜603上に形成した半田薄膜708を溶解し、LD300と実装基板600を接合する。なお、半田薄膜708はLD300側に形成しても構わない。また、この半田薄膜708として、AuとSnを両者の重量比がAu:Sn=80:20になるように交互に数百 $\text{\AA}$ づつ積層させ、合計2 $\mu$ m程度の厚さとしたものを用いたところ、良好な接合が形成された。

【0015】(実施形態2)図4は、本発明にかかるLDの実装方法の他の実施形態の位置合わせプロセスの説明図である。本実施形態は実施形態1における実装基板600のマーカ604の両側に金属膜603で覆われたV溝605を形成したものである。この実装基板600の下側から赤外線顕微鏡で観察すると、赤外線顕微鏡で得られる像は、実装基板600の金属膜603の反射像603aおよびV溝

605の反射像605a、LD300のV溝314の反射像314aおよびV溝314周辺の金属膜310の反射像310aからなる。これらの反射像603a、605a、314aおよび310aには明暗のコントラストがあり、反射像314a、605aは、反射像310a、603aよりも暗くなっている。本実施形態では、反射像314aと605aの位置関係からLD300と実装基板600の位置合わせを行う。本実施形態では、V溝605の反射像605aが、マーカ604領域よりもコントラストよく認識できるので、実施形態1に比して位置合わせの精度および作業性が向上する。なお、マスキングによりエッチング加工で形成されたV溝605は、リフトオフ法で形成されたマーカ604よりも位置精度が向上するので、このことも位置合わせの精度の向上に寄与する。

【0016】(実施形態3)図5は、本発明にかかるLDの実装方法のさらなる他の実施形態の位置合わせプロセスの説明図である。本実施形態は、実施形態2における実装基板600のV溝605の上に金属膜603を形成せず、V溝605を露出させたものである。V溝605上に電極パターンとなる金属膜603を形成することは工程を複雑にするが、本実施形態はその必要がなく、工程が単純化する。この実装基板600の下側から赤外線顕微鏡で観察すると、赤外線顕微鏡で得られる像は、実装基板600のV溝605の反射像605a、LD300のV溝314の反射像314aおよびV溝314周辺の金属膜310の反射像310aからなる。反射像605aは金属膜603からの反射がないため、実施形態2ほどは明瞭ではないが、LD300の金属膜310からの反射光により浮かび上がって見える。

【0017】

【発明の効果】請求項1記載のLDを用い、請求項2記載の方法でLDを実装基板上に実装すると、パッシブアライメント方式で、LDを実装基板上に精密に、かつ容易に位置決めすることができるという優れた効果がある。

【図面の簡単な説明】

【図1】(a)～(e)は、本発明にかかるLDの一実施形態の製作工程の説明図である。

【図2】(a)、(b)は、本発明にかかるLDの実装方法の一実施形態に用いた実装基板の製作工程の説明図である。

【図3】(a)、(b)は、それぞれ本発明にかかるLDの実装方法の一実施形態に用いた実装システムの説明図、および位置合わせプロセスの説明図である。

【図4】本発明にかかるLDの実装方法の他の実施形態の位置合わせプロセスの説明図である。

【図5】本発明にかかるLDの実装方法のさらなる他の実施形態の位置合わせプロセスの説明図である。

【図6】従来のアクティブアライメント方式による実装方法の説明図である。

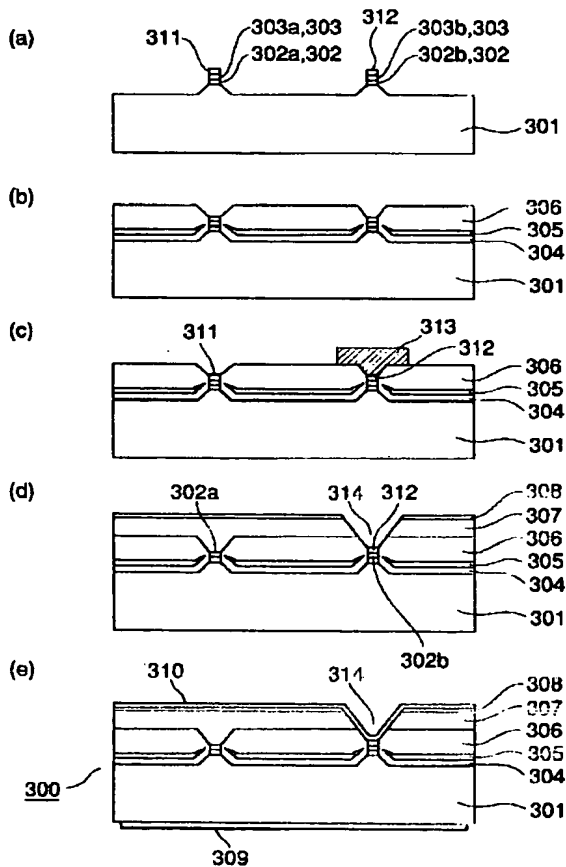
【図7】従来のパッシブアライメント方式による実装方法の説明図である。

## 【符号の説明】

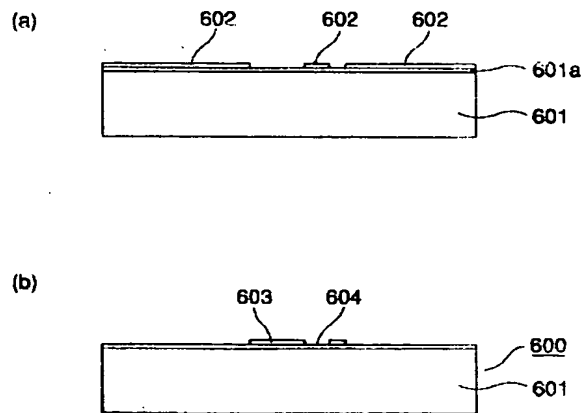
300 : LD  
 301 : p-InP基板  
 302、302a、302b : 活性層、  
 303、303a、303b、307 : n-InPクラッド層  
 304、306 : p-InP埋め込み層、  
 305 : n-InP埋め込み層、  
 308 : キャップ層、  
 309、310 : 金属膜  
 310a、314a、603a、605a : 反射像  
 311、312 : 誘電体マスク、  
 313 : レジストマスク、  
 314、605 : V溝  
 600 : 実装基板

601 : Si基板  
 601a : 酸化膜  
 602 : レジストマスク  
 603 : 金属膜  
 604 : マーカー  
 701 : 保持具  
 702 : X・Yステージ  
 703 : 赤外線顕微鏡  
 704 : 画像処理装置  
 10 705 : コントローラー  
 706 :  $\theta$ ステージ  
 707 : ヒーター  
 708 : 半田薄膜

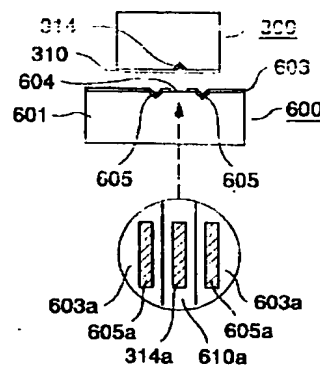
【図1】



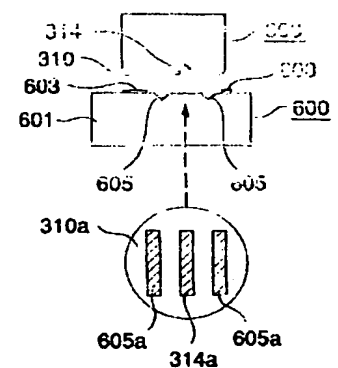
【図2】



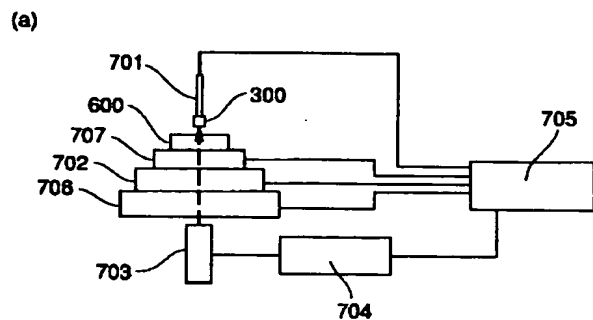
【図4】



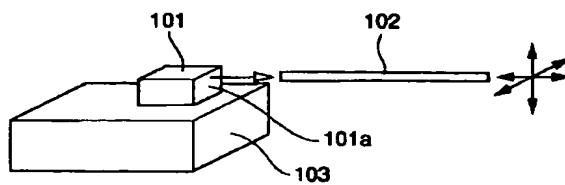
【図5】



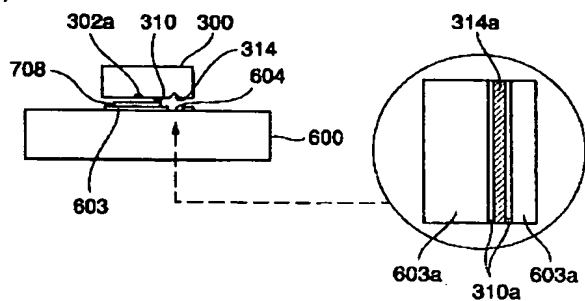
【図 3】



【図 6】



(b)



【図 7】

